

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
⑪ 公開特許公報 (A) 昭63-46763

⑤Int.Cl.4  
H 01 L 27/14  
H 04 N 5/335

識別記号 廷内整理番号  
B-7525-5F  
F-8420-5C

④公開 昭和63年(1988)2月27日

審査請求 未請求 発明の数 2 (全5頁)

⑤発明の名称 固体撮像素子およびその製造方法

②特願 昭61-191381

②出願 昭61(1986)8月15日

⑦発明者 織田英嗣 東京都港区芝5丁目33番1号 日本電気株式会社内

⑦出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑦代理人 弁理士 内原晋

明細書

発明の名称

固体撮像素子およびその製造方法

特許請求の範囲

(1) 光電変換部と電荷転送部間又は電荷転送部内における電荷の移動を制御する転送電極が絶縁膜を介して半導体基板上に設けられてなる固体撮像素子において、前記転送電極は少なくともその内部に金属又は金属シリサイドからなる中間層を有する多結晶シリコン層からなることを特徴とする固体撮像素子。

(2) 光電変換部と電荷転送部間又は電荷転送部内における電荷の移動を制御する転送電極が絶縁膜を介して半導体基板上に設けられてなる固体撮像素子の製造方法において、前記転送電極の形成は、前記半導体基板表面にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に第1の多結晶シリコン層、金属層又は金属シリサイド層及び第2

の多結晶シリコン層を順次被覆したのち選択的に除去して所定形状に整形する工程と、前記金属層又は金属シリサイド層の側面部分を所定量除去したのち前記第1及び第2の多結晶シリコン層の露出面を酸化する工程とを含むことを特徴とする固体撮像素子の製造方法。

発明の詳細な説明

〔産業上の利用分野〕

本発明は、固体撮像素子およびその製造方法に因し、特に電荷結合素子を用いた固体撮像素子およびその製造方法に関する。

〔従来の技術〕

近年、固体撮像素子は、高密度・多画素化される傾向にある。特に、電荷結合素子を用いた固体撮像素子は、感度、S/Nがよいため、高性能な高解像度撮像素子が実現され得るものと考えられ、大きな期待が寄せられている。しかしながら、従来の電荷結合素子による固体撮像素子では、素子の高密度・多画素化にともなうスミアの

増加、チップサイズの大型化にともなう転送電極抵抗の増加などの問題があった。

第3図は、従来の代表的なインターライン型固体撮像素子の単位セル断面図を示す。

本例では、簡単のため、Nチャネル素子について説明する。図において、1はP型半導体基板、2は酸化シリコン膜、3は多結晶シリコン層からなる転送電極、4はアルミニウムからなる遮光膜、5は半導体基板1と反対導電型の半導体層で埋め込みチャネルによる垂直レジスタを形成する。6は半導体基板1と反対導電型の半導体領域で、ホトダイオードを構成する。7はチャネルトップ領域である。8は遮光膜4の開口部で、光はこの領域を経由して素子に入射する。

ところで、このような従来の素子を高密度化しようとすると、必然的に単位セル寸法が減少し、単位セルの各領域の寸法も減少する。これにもとなう素子の光感度の低下を避けるため、遮光膜4の開口部8の面積をできる限り大きくとる必要が生じる。また、この開口部8の表面形状は、素子

形成過程で四面状に形成されてしまう。一方、転送電極と遮光膜にはさまれた領域の酸化シリコン膜2の厚みは、素子表面の平坦化をはかるため、1μm以上と極めて厚くする必要がある。このようなことから、開口部8に入射した光は、表面で屈折あるいは回折され、必ずしもホトダイオードに100%到達せず、一部は、転送電極上部の酸化シリコン膜側へ折り曲げられる。転送電極は、半透明な多結晶シリコン層3で形成されているため、この曲げられた光は、半透明な多結晶シリコン層3を透過して垂直レジスタの埋め込みチャネルへ直接入射し、スミアとなって現れる。高密度化された素子では、遮光膜4の開口部8の面積が他の領域に比べて相対的に大きくなるため、スミア量も増加するという不都合を生じている。

一方、このような従来の素子を多面化しようとすると、チップサイズの大型化が避けられず、転送電極の電極抵抗と電極負荷容量が増加する。通常の多結晶シリコンを用いた電極では、層抵抗として20~40Ω程度であるため、高解像度で

大型のチップサイズの素子では、一電極あたりの抵抗は、20~40kΩにもなる。また、負荷容量は、数10pFにも達する。このような電極抵抗と負荷容量の増加は、転送電極へ印加するパルスの歪を発生する。すなわち、このような高抵抗の転送電極と負荷容量は、一組の分布定数回路とみなせ、素子両端部から印加されたパルスは、素子中央部へむかって伝播されるにしたがい、波形歪を発生し、素子中央部では正常なパルス電圧が印加されない、あるいは、複数のパルス間の位相がずれるなどの望ましくない現象となって現れる。このようなことは、素子の転送効率の低下、転送電荷量の減少などの不都合な現象をひきおこす。

また、固体撮像素子を高速で駆動しようとしたときには、転送電極が高抵抗の場合には発熱するなどの不都合も生じる。

このような従来の問題を解決するには、転送電極の抵抗を低減するなどの対策が必要とされるが、従来の手法では、低抵抗で多層の転送電極を

形成することは不可能であった。

〔発明が解決しようとする問題点〕

以上述べたように、従来技術では素子が高密度化されたときに、アルミニウム遮光膜の開口部からの入遮光が垂直レジスタ側へ回り込み、半透明の多結晶シリコン層による転送電極を透過して、直接、垂直レジスタのチャネルへ入射することによるスミアが大幅に増加する。また、転送電極が、比較的高抵抗の多結晶シリコン層により形成されているため、印加パルス電圧が歪み、素子の転送効率の低下、転送電荷量の減少などのぞましくない現象を生ぜしめていた。また、電極抵抗を低減しつつ多層の転送電極を形成することは絶縁耐圧の問題により困難であった。

本発明の目的は、スミアを低減し、低抵抗で絶縁耐圧のよい多層の転送電極を有する固体撮像素子とその製造方法を提供することにある。

〔問題点を解決するための手段〕

本願第1の発明の固体撮像素子は、光電変換部と電荷転送部間又は電荷転送部内における電荷の

移動を制御する転送電極が絶縁膜を介して半導体基板上に設けられてなる固体撮像素子において、前記転送電極は少なくともその内部に金属又は金属シリサイドからなる中間層を有する多結晶シリコン層からなるものである。

本願第2の発明の固体撮像素子の製造方法は、光電変換部と電荷転送部間又は電荷転送部内における電荷の移動を制御する転送電極が絶縁膜を介して半導体基板上に設けられてなる固体撮像素子の製造方法において、前記転送電極の形成は、前記半導体基板表面にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に第1の多結晶シリコン層、金属層又は金属シリサイド層及び第2の多結晶シリコン層を順次被着したのち選択的に除去して所定形状に整形する工程と、前記金属層又は金属シリサイド層の側面部分を所定量除去したのち前記第1及び第2の多結晶シリコン層の露出面を酸化する工程とを含んで構成される。

#### 〔作用〕

本発明による固体撮像素子およびその製造方法

なお、アルミニウムの遮光膜が酸化シリコン膜2を介して転送電極10上部を覆って設けられていてもよいが、必ずしもその必要はない。

この実施例では、転送電極10がM<sub>0</sub>からなる中間層12を含んで構成されているので遮光作用を有しているため別に遮光膜を設ける必要がなく、転送電極上部の酸化シリコン膜を厚くして表面を平坦化する必要はない。又遮光作用を有する中間層12が半導体基板1表面に近接して配置されている。従って、酸化シリコン膜2の凹面形状による入射光の屈折現象は大幅に回避できる。また、たとえ何らかの原因で入射光が屈折し、転送電極に直接照射されたとしても、転送電極が不透明のため、光が転送電極を透過することがなく、垂直レジスタに直接光が漏れ込むことはない。このようなことから、従来発生していたスミアが大幅に抑制される。また、転送電極が、多結晶シリコン内部に低抵抗の中間層12を埋め込んだ構成となっているため、転送電極抵抗を大幅に低減できる。このため、従来素子で問題となっていたバ

では、比較的高抵抗の多結晶シリコン層による転送電極内部に、低抵抗で不透明な金属層あるいはシリサイド層を設けることにより、入射光の回り込みの回避と転送電極の低抵抗化がもたらされる。

#### 〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は、本願第1の発明の一実施例の主要部を示す半導体チップの断面図で、インライン転送型固体撮像素子の単位セル部を示している。

この実施例は、N型領域6を素子とするホトダイオードからなる光電変換部とN型埋め込みチャネル5を要素とする電荷転送部間及びこの電荷転送部内における電荷の移動を制御する転送電極10がゲート絶縁膜2aを介してP型半導体基板1上に設けられてなるインライン転送型の固体撮像素子において、転送電極10はその内部にM<sub>0</sub>からなる中間層12を有する多結晶シリコン層11からなっているというものである。

ルス伝播にともなう波形の歪や劣化が抑止され、転送効率の低下、転送電荷量の減少などは防止され、大幅に特性が改善される。

第2図(a)～(d)は本願第2の発明の一実施例を説明するために工程順に配列した半導体チップの断面図である。まず、第2図(a)に示すように、シリコン単結晶からなるP型半導体基板1の表面を酸化してゲート絶縁膜2aを形成したのち、厚さ1000Åの第1の多結晶シリコン層11a、厚さ500ÅのM<sub>0</sub>層12a、厚さ1700Åの第2の多結晶シリコン層11bを被着し、次に、第2図(b)に示すように、これらの導電層を選択的に除去して短冊状に整形する。次に、第2図(c)に示すように短冊状に残されたM<sub>0</sub>層12aの側面部分を500Å程度除去する。次に、第2図(d)に示すように、導電層で覆われていない部分のゲート絶縁膜を除去したのち、酸化処理を行う。こうして第1層目の転送電極が形成されるが、同様の手法により、第2層目、第3層目の転送電極を形成することができ

る。

こうして形成された転送電極は多結晶シリコン層-M。層-多結晶シリコン層の3層構造になっている。第1図に示したようにM。層をあんことして内部に有する多結晶シリコン層を形成するには、M。層をバターニングしてから第2の多結晶シリコン層を被覆すればよいのである。又、M。の代りにA。やWなどを用いて金属層を形成してもよい。更には、金属層の一部又は全部を、熱処理によって金属シリサイドに変換してもよい。

いずれにせよ、本発明による製造方法のポイントは、金属あるいは金属シリサイドからなる中間層の側面部分を除去したのちに酸化工程を行うことにある。一般に、金属あるいはそのシリサイドは、熱酸化ではその表面に酸化膜を形成することは困難であり、また、たとえ形成されたとしても酸化膜厚は非常に薄く、絶縁耐圧が低いという欠点がある。このため、前述したような側面部分の除去工程がない場合には、酸化後、上層に第2層目の転送電極を形成したとしても、金属層あるいは

シリサイド層の側面部分は、ほとんど酸化されていないため、下層の第1層目の転送電極との間で絶縁不良を起こし、実用上の使用は困難となる。すなわち、多層の重ね合わせ転送電極の形成が不可能となる。これに対し、本発明では、予め酸化前に、金属層あるいはシリサイド層の側面部分を除去した後、酸化工程にはいる。このとき、第1および第2の多結晶シリコン層の側面部分には金属層あるいはシリサイド層のない間隙部が形成されるが、この部分の多結晶シリコン表面は、酸化工程で第1の多結晶シリコン層に関しては上側から、第2の多結晶シリコン層に関しては下側から酸化される。また、両多結晶シリコン層の表面部分および側面部分も同時に酸化され、最終的には第2図(d)に示すごとく電極表面には、側面部分も含めて比較的厚い酸化膜が形成されることになり、後工程で上層の転送電極を形成したとしても、充分な絶縁耐圧を有することになる。

なお、以上の説明では、インライン型電荷結合素子を中心として説明したが、本発明は、他の

固体撮像素子たとえばフレーム転送型電荷結合素子にも適用し得る。

#### 〔発明の効果〕

以上説明したように本発明の固体撮像素子は、転送電極に金属又は金属シリサイドからなる中間層を設けることにより、転送電極を不透明に出来るのでスミアを大幅に抑制できるし、転送電極の低抵抗化により、駆動パルスの波形歪による転送効率の低下や転送電荷量の減少を改善でき、高速駆動時の発熱を防止できるという効果がある。

又、本発明の固体撮像素子の製造方法は、金属又は金属シリサイド層の側面部分を所定量除去したのち多結晶シリコン層の表面を酸化させることにより、絶縁膜に囲まれた転送電極を形成できるので、充分な絶縁耐圧を有する高性能の固体撮像素子の製作が可能となる効果がある。

#### 図面の簡単な説明

第1図は本願第1の発明の一実施例の主要部を示す半導体チップの断面図、第2図(a)～(

d)は本願第2の発明の一実施例を説明するために工程順に配列した半導体チップの断面図、第3図は従来のインライン転送型撮像素子の主要部を示す半導体チップの断面図である。

1…P型半導体基板、2…酸化シリコン膜、2a…ゲート絶縁膜、3…多結晶シリコン層、4…露光膜、N型埋め込みチャネル、6…N型領域、7…P+型チャネルストップ領域、8…開口部、10…転送電極、11…多結晶シリコン層、11a…第1の多結晶シリコン層、11b…第2の多結晶シリコン層、12…中間層、12a…M。層。

代理人弁理士内原



